

FAGLEWARF.

Genesys を用いた RF アンプ設計-1

線形解析による安定性解析と整合回路の設計

はじめに

小信号の RF アンプを作るためには、以 下の表に挙げるような要素を考慮しな がら設計を行う必要があり、チューニ ング、最適化などを行いながら比較的 複雑な計算を行う必要があります。こ のアプリケーションノートシリーズで は、1.9GHz LNA 設計を例にとり、Genesys を利用した基本的な RF アンプの設計方 法について安定性の吟味から、相互変 調ひずみ解析までを順を追って説明し ていきます。

本アプリケーションノートは、安定性 解析と整合について説明します。 ーツセレクタで必要な部品が登録され ていることを確認してから、

C:¥ProgramFiles¥GENESYS2006. XX¥SDa ta¥Agilent (XX は Genesys2006 のリビ ジョン) ディレクトリの内部の Agilent. exe をダブルクリックし、ファ イルを展開します。(これらのデバイス は現在 Avago Technologies 社より販売 されていますが、Genesys2006. 07 現在、 ライブラリ名は分社前の Agilent にな っております。)

以上の作業を終えると、HBFP-0405のS

パラメータが利用できるようになりま す。

なお、DC バイアス設定、高調波解析に は、トランジスタ真性部および部品パ ッケージ(リード含む)のパラメータ が抽出された SPICE ファイルを用意す る必要があります。この SPICE ファイ ルは、Avago Technologies 社のホーム ページより、無償でダウンロードする ことができます。詳細は、本アプリケ ーションノートシリーズ "HERBEC によ る大信号解析"をご覧下さい。





このアプリケーションノート上では、 Avago Technologies 社の LNA 用表面実 装 BJT である HBFP-0405 を利用してお ります。Genesys には、各部品メーカー の S パラメータファイルが含まれてお り、今回利用する HBFP-0405 の S パラ メータとして、DC バイアス設定 Vce=2V における Ic=2mA の場合と 5mA の場合の 各ファイルが用意されています。 S パラメータは、はじめは圧縮された形

で保存されています。初めて Avago Technologies 社の S パラメータを Genesys上で利用する場合には、まずパ







図2 インストールされたSパラメータファイル

• Agilent Technologies

安定性の解析

デバイスそのものの特性をみる

まず、ネットワークアナライザとノイ ズフィギィアアナライザによって測定 された HBFP-0405 の特性を、さきほど インストールされた S パラメータを利 用して解析します。パーツセレクタ内 でライブラリに "Agilent"を指定し、 フィルタに 0405 と入力すると、 HBFP-0405のSパラメータが選択できま す。ここでは図3のように Ic=2mA 用の h0405_2a を選択します。 ベースをポート1、コレクタをポート 2とし、エミッタを接地します。 解析に利用するシミュレーションエン ジンは線形解析(Linear Analysis)で、 掃引周波数は100MHz から5GHz としま す。

解析後に、図4のように最小NF、NF、 最大有効利得、利得を直交座標に表示 させます。

これらは、グラフプロパティ内 の"Measurement Wizard"より選択し ます。



図3 Sパラメータファイルの呼び出しと線形解析



最小NFとNF、最大有効利得と実際の利 得にそれぞれ大きな開きがあることが わかります。

次に、入出力インピーダンスによる安 定度の変化をスミスチャート上に表示 させます。

図5に示されているのは、2GHzの安定 円と4.5GHzの安定円です。2GHzの安定 円では、入力、出力のインピーダンス の設定によっては、不安定な領域(斜 線で表示)が存在します。一方で、 4.5GHzの安定円はスミスチャートの内 部と交わらないので、入出力にどのよ うな受動素子が整合回路として利用さ れても安定に動作することがわかりま す。(安定円を表示させるためには、 安定円中心軌跡上をクリックし、周波 数を指定する必要があります。)

スミスチャートの特性インピーダンス (中心)から信号源側安定円(SB1)、 負荷側安定円(SB2)への最短距離はそ れぞれ MuPrime, Muと呼ばれ、図形的な 安定性を示す指標になっいます。

2

この MuPrime, Mu を Genesys に算出さ せ、直交座標上で安定性の周波数変化 をみます。

ユーザ関数 Mu_Prime(), Mu()の定義

MuPrime, MuはGenesysの内部関数として定義されていないため、ユーザ関数として用意する必要があります。

図7に示されたように、引数をSとし、 MuPrimeとMuの計算を行い、その結果 を返し値とする関数を数式エディタに 入力します。(ユーザ関数は、ユーザラ イブラリとして登録することも可能で す。)

この関数を利用してグラフを描くには、 直交座標プロパティで参照するデータ セットを選択し(Linear1_Data)、その データセット内の S を引数として MuPrime(S), Mu(S)を直接入力します。 (このときのSとはLinear1_Dataのデ ータセットのSを指します。) 図 6 では、ローレットの安定係数 K フ ァクタもあわせて表示させています。

MuPrime, Mu, K 共に 1 以上で安定である ことを示します。

このことから4.3GHz 以下の周波数はで は、潜在的に不安定なことが分かり、 先ほどの図5において2GHz で不安定な 領域が存在し、4.5GHz で安定なことが 裏付けられました。



Help

Default Dataset or Equations: Linear1_Data

▲ And MuとMu_primeは Left YA 関数として直接入力できます C And Control

SはLinear1_Dataの算出結果です

General Graph Properti

(8)

Max:

None
 In
 In

4020 4510

3530

図6 安定度の各パラメータ

1570

2060 2550 3041 Frequency (MHz)

潜在的に不安定

4.3GHz以下の周波数で

100 59

590 1080



図7 MuPrime と Mu のユーザ関数設定

< Back Einish Cancel

rce)

N N

Max

Uniţs: # <u>D</u>iv □ Log Sca

ions: 10

٠

On Right Hide?

25

Add a Series, then e

'n

Colo

不安定性の要因と安定にさせる方法

ここで、不安定にさせる要因について、 簡単にまとめてみます。今回のような 2ポートデバイスには下図のような 3 つの信号のループが存在します。



これらのループによって作られる不要 なフィードバックにより、ループ利得 が1以上になると、発振の可能性がで てきます。このループ利得を低減させ ることで、系全体を安定にさせること ができます。

ループ利得を低減させるためには抵抗 性の部品を利用します。基本的な回路 を図 8 に示しました。この回路図の概 念は、図 9 の広帯域の安定円軌跡をみ ると理解しやすいです。

図9の信号源側の安定円でスミスチャ ートと重なる部分はインピーダンスの 比較的低い領域を指しています。この 領域を安定にするためには、インピー ダンスを高くする方向に持っていく必 要があります。そこで図8の左に示し た直列に抵抗を入れるトポロジをつか います。

図9の負荷側の安定円がスミスチャー トと重なる部分は、インピーダンスの 高い領域を示します。今度は先ほどと 逆に、安定にするためにはインピーダ ンスを低くする必要があるため、図8 の右側に示すように抵抗をコレクタと グラウンドに並行に入れるトポロジを 使います。

一般的に、入力に抵抗を入れてループ 利得を下げる方法は、パワーアンプに 利用され、出力に抵抗を入れる方法は LNA に利用されます。LNA で前者を利用 すると、抵抗で損失されるエネルギー から雑音が生じてしまうためです。

先ほどの直交座標に表示した MuPrime, Mu,K より、周波数が高くなるにつれて 安定度が増す傾向がわかりました。つ





モ31Ω、L=12**Π**時の女定P



まり、低い周波数で抵抗素子が効果を 発揮するようにリアクティブな素子を 利用して設計する必要があります。そ こで、今回は LNA のアプリケーション のため、基本的には後者のトポロジを 採用し、抵抗の先にインダクタをつけ ます。インダクタの代わりに、動作周 波数の 1/4 波長の分布定数回路をつけ ても動作周波数においてオープンスタ ブになることから、同様の効果が得ら れます。

これらによる安定性の改善は、図 9 の ようにチューニングを利用するとより 容易に確認できます。

無条件安定化

先ほど算出した MuPrime, Mu は、スミス チャートの中心(特性インピーダンス) から安定円境界までの距離でした。こ れらを1以上にすることは、安定円を スミスチャート正抵抗領域から追い出 すことになり、幾何学的に無条件に安 定な状態を作り出します。ここでは、 MuPrime, Mu を1>にするように、パラ メータを最適化していく方法を紹介し ます。(他に無条件安定な条件として、 K ファクタ>1かつ B1>1とする方法 もあります。)

図10のように、最適化のプロパティの ゴール設定タブ内でMuPrimeとMuをデ ータセットLinearl_DataのSに対して 計算をさせ、全周波数(100MHz から 5GHz)で1以上になるように設定しま す。(今、線形解析の掃引周波数が 100MHzから5GHzに設定されているため、 全周波数を設定するために最適化ゴー ルの独立変数[S の場合は周波数]の最 大最小値を明示的に指定する必要はあ りません。)

最適化されるコンポーネント R1, L1 (図 9 参照) は、チューニングの設定が既に されていれば、"Get Tuned Values" のボタンを押すことで自動的に最適化 対象に設定されます。コンポーネント の値の範囲は、抵抗は 500 Ω程度、イン ダクタは 50nH 程度までにしておきます。

MiniMax法(エラー関数の最大値をが最 小になるところを関数の値とする方 法)の Automatic を選択し、最適化を 実行します。 周波数領域でも信号源、負荷のインピ ーダンスによらず安定化させることが できました。

図11は、最適化の結果を示しています。 安定円とスミスチャートの中心からの 距離が1以上になっているため、どの



図10 安定化回路の最適化設定



エミッタ端子のインダクタンスの影響

ここで、エミッタの接地度合いについ て考察してみます。今回のトポロジは エミッタ接地ですが、この接地部分の リードが長くなりリアクタンス成分 (インダクタンス)が増えた場合、安 定度にどのような影響を与えるかにつ いて、チューニングを利用して確認し ます。(図12参照)

図 13 のように、リードが長いくインダ クタンス分が多いと安定度の周波数特 性が変化し、高域の安定度が下がって しまいます。このことから、なるべく リードを短くし接地させることが安定 度を向上させるために必要なことがわ かります。

ただし、このインダクタは安定度と利 得が多少犠牲になりますが、一方で負 帰還の効果により IP3 と P1dB を改善 する効果も持っていますので、トレー ドオフを考慮し、必要に応じてインダ クタンスを調整する場合もあります。



図12 エミッタのインダクタンスと安定円



図13 エミッタのインダクタンス変化と安定度の周波数応答

ini >

整合

図 14 のように信号源と負荷のインピー ダンスを 50 Ω として、50 Ω 系から見た 入出力インピーダンス ZIN1 と ZIN2 を スミスチャート上で表示させると、ス ミスチャートの中心ら大きく外れてい ることがわかります。これらのインピ ーダンス整合を、NF の最適化を考慮し ながら行います。

Genesys を利用して整合をとるために は主に2種類の方法があります。

- マルチステージの整合回路合成ツ ール MATCH を利用する
- 整合回路のトポロジを自分で設定
 し、最適化機能をもちいて定数を
 算出する
- この順番に説明をしていきます。

マルチステージ整合回路合成ツール

MATCH の利用

MATCH というツールは、指定したトポロ ジによりマルチステージの整合を取る ことのできる回路合成ツールです。

指定する基本項目は

- 整合を取る周波数範囲
- 信号源側、負荷側インピーダンス
- 整合回路トポロジ
- 整合を取る対象になるアンプ回路の 指定

で、簡単な操作で整合を取ることがで きます。

MATCH プロパティ内において以下のように設定を行った後、Section タブで対象とするアンプの回路を整合回路によりサンドイッチ状にはさみこみます。

周波数範囲: 1.8GHz - 2.0GHz インピーダンス:50Ω トポロジ:π型 RFパスをキャパシタ指定 (ハイパス型)

"Calculate"ボタンを押すと図 15 の ような整合回路が合成され、線形解析 が行われ、図 16 のような結果が表示さ れます。



図14 NF 最適化信号源インピーダンスの軌跡と入出力インピーダンス



図15 MATCHが合成した整合回路



図16 MATCH 整合回路の周波数応答とNF



図17 NF 最適化

合成された回路の C1 と C4 は 1.9GHz で は効いてこないため、このあと取り除 きます。

ここで生成された整合回路は、50 Ω の 信号源、負荷に対して整合が取られて いますが、NFの考慮はされていません。 図 16 の結果より、1.9GHz において利得 は 18.5dB ほどありますが、一方で NF は 5.4dB と LNA の性能としてはあまり よくありません。

そこで、最適化によって、利得を多少 落としても NF をなるべく小さくするよ うに C2、C3、L1、L2 を決定します。

ここに、最適化の設定を示します。(図 17 参照) 周波数範囲:1.5GHz-2.2GHz NF < 1.3 S21 (利得) > 7

S11(入力反射)< -30 S22(出力反射)< -30

重み付け (Weight) は、LNA なので NF を重視し NF>利得>反射 の順に設定します。





図18 NF 最適化後の整合回路

図19 最終的な整合回路の周波数応答 [章:"まとめの"図28と同じ]

次に、最適化プロパティから最適化するコンポーネントを選択しやすくするために、整合回路すべてのコンポーネント(C2、C3、L1、L2)をチューニン

グパラメータにし、最適化プロパティ 内の"Get Tuned Variables"を利用 して最適化対象のコンポーネントを 自動選択します。 (複数コンポーネントのチューニング 化には、回路図のサブウィンドウをク リックし、Shift キーを押しながら、チ ューニングしたいコンポーネントを複 数選択し、Schematic/Make Components Tunable を実行すると便利です。)

この最適化設定では、到達されないゴ ールを設定しているため、最適化のエ ラーが0にならず収束しません。そこ で、しばらくしてエラーに動きがなく なったら"Stop"ボタンで強制的に最 適化を終了します。

最適化後の NF、利得と L, C の定数を図 18 に、解析結果を図 19 にそれぞれ示し ます。

先ほどの結果(図16)と比べると、大幅に利得とNFが改善されていることがわかります。

これで MATCH と最適化を利用した NF を考慮した整合回路の設計は終了 です。

整合回路のトポロジを指定する場合

入力側の整合

次に、手動で整合回路のトポロジを指 定する場合について説明します。

ここでは、1.9GHz において NF を最小に する NF 最適反射係数(GOPT)を利用し て、整合回路を設計します。この反射 係数は、出力側のインピーダンスが完 全に整合がとられている条件で算出さ れています。

GOPT は反射係数なので、インピーダン スに変換する必要があります。極座標 を 50Ω系のインピーダンスに変換する 関数と、その結果を表示させるテーブ ルを作成し、テーブル内部から 1.9GHz 付近のインピーダンスを読み取ります。 (図 20 参照)

このインピーダンスは、GOPT から算出 されているため、信号源のインピーダ ンスを表しています。よって、整合を とるには図 21 のようにこのインピーダ ンスの複素共役をとる必要があります。



図20 GOPT のインピーダンス変換



図21 Frequency-Independent-Impedance コンポーネントのインピーダンス表現







図23 入力整合回路とチューニング設定

複素共役を計算するには、conj 関数を 数式内で利用します。算出されたイン ピーダンスを回路素子として表現する ために、"Frequency-Independent Impedance"というGenesys コンポーネ ントを利用します。(図 21 参照)



図24 最適化による S11 の変化



図25 出力インピーダンスと整合回路トポロジの決定



線形解析をおこない、結果表示を図 22 のようにイミタンスチャートに表示し、 低い周波数をカットするために、HPFの 形式をとることに決め、信号源から C (直列)→L(並列)の順に素子をいれ ていく整合回路のトポロジに決定しま す。

上記トポロジを図 23 のように入力し、 L1、C1 の値をチューニングできるよう に設定します。

図 24 のようにスミスチャート上で 1.9GHz のポイントにマーカーをおき、 チューニングにより、スミスチャート の中心 50Ω付近にマーカーをもってい きます。

図 23 の回路に反射が 1.9GHz 付近で -60dB 以下になるように最適化を行う と、およそ L1=5.6nH C1=1.34pF の値が決定されます。

出力側の整合

次に、1.9GHz における出力側のインピ ーダンスの整合をとります。図 26-Aの ように、さきほど算出した入力整合回 路を接続した状態で、出力側のインピ ーダンスをイミタンスチャート上で読 み取ります。今は[82.1+-30.7Ω]とな っているので、この位置から整合を取 るためのトポロジを決定します。この 場合も、先ほどと同様に HPF のトポロ ジを選択しました。

出力側の整合回路として L と C を追加 し、最適化により図 26-B の L3, C2 の 定数を求めます。

この例では、反射係数を 1600MHz-2200MHzで-25dB以下になるように設定しました。 これにより、およそ

L3=5.94nH

C2=1.8pF

の値が算出されます。

以上で、最適化は終了です。

図 26-B 入出力整合回路 とアンプ

図26 整合前と整合回路を追加し最適化を行った後

まとめ

ここまでで、安定化回路を追加し、マ ルチステージ整合回路合成ツールや NF 最適反射係数を利用して、NF 最適化を 考慮した入出力インピーダンスの整合 を行いました。どちらの場合において も最終的には、ほぼ同じ回路が得られ ました。

ここでは、設計された LNA の回路を改 めて線形解析をし、最終的な性能を確 認します。

信号源側安定円 負荷側安定円 等利得円 等ノイズ円

をスミスチャート上に表示させ、安定 度と利得、NF のインピーダンスによる 変化を確認します。(図 27 参照)

等利得円は-1,-2,-3,-4,-5,-6dB、等ノ イズ円は+.25,+.5,+1(太字),+1.5, +2,+2.5,+3,+6dB をそれぞれ表しま す。

スミスチャートから、1.9GHzの等ノイ ズ円の中心が信号源インピーダンス (スミスチャート中央=50Ω)になっ ている一方、等利得円の中心は、50Ω から離れていることがわかります。こ のことは図28の直交座標に表示させた NF と利得のグラフからも明らかで、 1.9GHz で最小NFとNFが一致している 一方で、利得は最大有効利得が18.5dB¹ に対して14dBほどになっていることに 対応します。

図 28 の反射特性を示した直交座標から、 出力側は反射が少なく整合が取れてい ますが、入力側はNFを最小にするため 整合を故意に取っていないことがわか



図27 完成したLNAの等利得円、等ノイズ円と安定円

図28 完成したLNAのNF、利得、反射特性 ります。

NF と利得にはトレードオフの関係が存 在し、利得を大きくしようとすると、 NF が悪化してしまい、またその逆も起 こります。必要に応じて、さらに NF と 利得のトレードオフを考慮した最適化 を行います。

以上で、線形解析による LNA 設計は終 了です。

参考文献

[1] HBFP-0405 BJT Datasheet, Avago Technologies, Inc.

- [2] A Comparison of Various Bipolar Transistor Biasing Circuits, Application Note, [AN #1293], Avago Technologies, Inc.
- [3] 1800 to 1900 MHz Amplifiers using the HPFP-0405 and HBFP-0420 Low Noise Silicon Bipolar Transistors, Application Note, [AN#1160], Avago Technologies, Inc.
- [4] ADS "Design of a 1GHz Low Noise Amplifier", Agilent Technologies, Inc.
- [5] "Linear Active RF Circuit Design" Seminar Text, Besser Associates
- [6] Joseph F. White, High Frequency Techniques, Chapter 10:Transistor Amplifier Design, John Wiley &Sons, Inc., 2004

3000

グラフ表示の注意点:Genesys内部 における最大有効利得計算結果の出力
 単位が dB10 固定のため、dB10 宣言を
 グラフプロパティで明示的にする必要
 があります。[dB10(GMAX)]、S-para、
 NF などは自動的に dB 単位が割り当て
 られますので、この作業は不要です。

[7] 市川裕一/青木勝, GHz 時代の高周 波回路設計, 第4章ロー・ノイズ アンプの設計と製作,CQ出版社, 2003年第3版

ワークスペース一覧

本アプリケーションノートで利用して いる Genesys ワークスペースファイル は弊社の Web よりダウンロードできま す。以下の一覧は、ワークスペースフ アイル名と解析内容との対応を示しま す。

- 1. HBFP-0405 の特性 0405_spara1.wsx
- Mu 関数設定と安定化回路 2. 0405_spara2.wsx
- 3. エミッタへのインダクタンスの影 墾 0405_spara3.wsx
- 等ノイズ円・NF 最適反射係数 4. 0405_spara4-x.wsx
- MATCH ツール入力整合 5. 0405match_match1.wsx
- 6. MATCH ツール出力整合 $0405_match_match2.wsx$
- 7. NF 最適反射係数を利用した入力 整合 0405_match1-x.wsx
- NF 最適反射係数を利用した出力 8 整合 0405_match2-x.wsx
- 完成した線形 LNA アンプ 9. 0405final1.wsx

すべてのワークスペースは、 Genesys2006.07 を利用して作成されて います。

改訂履歴

初版 2006年8月 第2版 2008年9月 最大有効利得表示についての訂正 アジレント・テクノロジー株式会社 本社〒192-8510 東京都八王子市高倉町 9-1 計測お客様窓口 受付時間 9:00-18:00 (土・日・祭日を除く) TEL **■** 0120-421-345 (042 - 656 - 7832)FAX 0120-421-678 (042 - 656 - 7840)Email contact_japan@agilent.com 電子計測ホームページ www.agilent.co.jp

記載事項は変更になる場合があります。 ご発注の際にご確認ください。

©Agilent Technologies. Inc. 2011

Published in Japan, September 21,2011

5990-9155JAJP

0000-08A

